

業界初の4MBのロジック不揮発メモリIP

1.1 概要

従来の組込型不揮発メモリIPと比べて容量が4倍となったGustoは、縦断的システム・オン・チップ (SoC) の用途で最も重要な、そしてそれぞれが異なる機能性を持ったファームウェアのプログラムを、記憶しセキュリティ防御します。GustoによってSoC開発者は、今まで以上にSoC内により多くのソフトウェアの機能を取り込むことが可能となり、市場のニーズの変更に応えて修正を行い、データがセキュリティ防御されることに確信を持てます。Gustoは容量の限界という壁を打ち破きました。今までは、この制約を持った不揮発メモリでは、とても小さな記憶容量の作業、すなわち、ほぼ同じコンフィグレーション設定、補正や較正、そして歩留まりの改善等しか対応できませんでした。この度初めて、この不揮発メモリは、携帯端末や宅内ベースバンド; 携帯端末用アプリケーション・プロセッサ; 衛星利用測位システム (GPS); 携帯端末用インターネット・デバイス (MID); 無線LAN (WLAN); ラジオ周波数 (RF) 無線といったSoCを対象とした用途や、デジタル・テレビ (DTV) やセットトップ・ボックス (STB) 用メディア・プロセッサを含むマルチメディア用途として、重要なファームウェアのプログラムを記憶させる要求に対応できることとなりました。

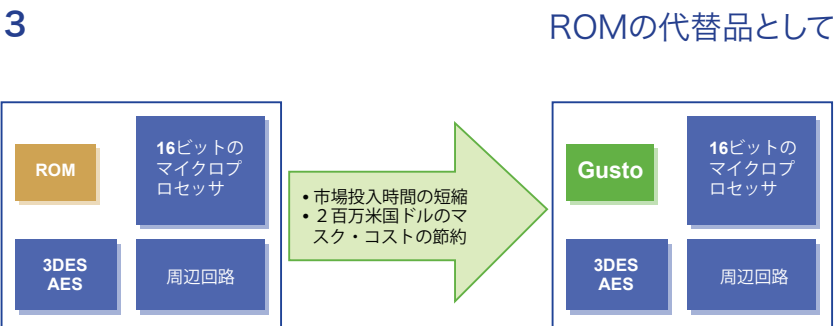
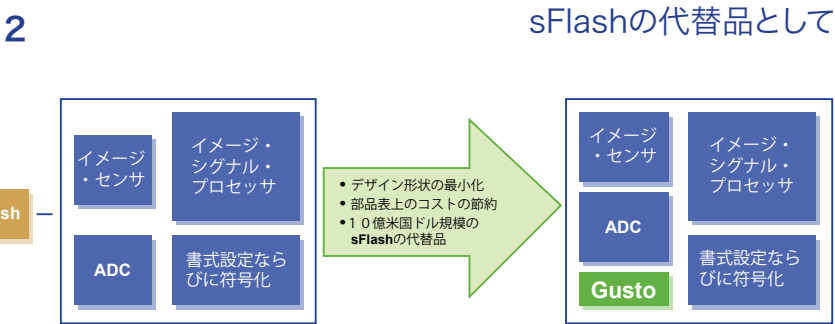
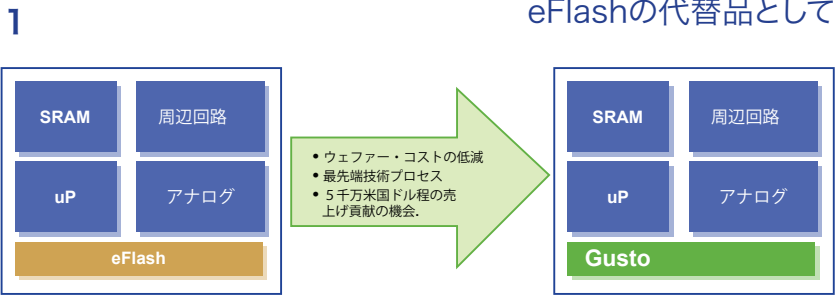
業界で最大規模を誇る容量に付け加えて、GustoはXPMに比べて4倍の高密度そして4倍の高い性能を供えています。さらに消費電力は、動作時で10倍、そして待機時で40倍も低くなっています。オン・チップのフラッシュ・メモリとは異なり、第三者のセキュリティ防御の認証で実証された180mから40nmまでをサポートしたキロパス社の裏付けられた技術を使うことで、重要なファームウェア・プログラムをリバース・エンジニアリングといったセキュリティ攻撃から防御します。

1.2 Gustoご利用の際の定量的有効性

有効性	お客様側が設定された仮定の数値	結果
EEPROM/S-Flashの代替から得られる経費の節約*	<ol style="list-style-type: none"> 2Mbの外部EEPROM/S-Flash (チップ当たり\$0.25と更に\$0.10程のシステム諸経費) = 部品表上のコストでチップ当たり\$0.35 3年間の製品寿命のウェファア当たりの平均コストは\$4,000 量産時は年間当たり5千万個のチップ出荷量 	<ol style="list-style-type: none"> 年間で12.5百万米ドルの節約 (\$17.5M 対 \$5M) デザイン形状の最小化 4個のS-Flashより性能面で4倍高い
プログラブルROMコードの代替で得られる市場投入時間の短縮	<ol style="list-style-type: none"> 様々な最終顧客あるいは製品ラインに対応したSoCチップ向けに5つの異なるROMコード 各ROMコードは試験から量産レベルの品質まで二回の修正変更が行われる 各ROMの修正 変更はプログラムからチップの納品まで40日を要する 各拡散型ROMのマスク費用は、20万米ドル 	<ol style="list-style-type: none"> マスク費用として2百万米ドルの節約 現場試験まで80日間もの日数を短縮
組込型セキュリティ防御コードの保存が可能	<ol style="list-style-type: none"> 最大8Mbのセキュリティ用ファームウェア、OSカーネル、ならびにセキュリティ用鍵として セキュリティ防御や認証を持ったおサイフケータイならびに条件付きアクセス用二次保管のベンダ需要 	<ol style="list-style-type: none"> CA社セキュリティ認証に合格した携帯端末用SoC向けとして 国防総省のセキュリティ防御標準にも準拠 MCMの必要性を削減

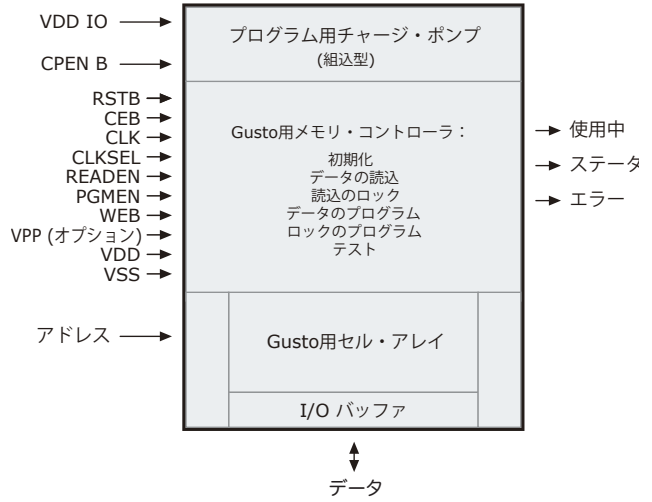
* シリアルFlash

1.3 適用領域



- 民生機器：アプリケーション・プロセッサ、メディア・プロセッサ、イメージ・シグナル・プロセッサ
- 携帯端末用ベースバンドSoC
- 宅内用ベースバンドSoC
- 携帯端末用アプリケーション処理 (GPS, ネットブック, MID)
- WLAN用SoC; MFR
- RF用無線SoC

1.4 特徴



- 一回書込み可能な同期メモリ
- 40LP, 45 SOI, 55LP, 65LP, 110G, 130Gのサポート
- 設定オプション
 - 512Kb から 4Mb までのメモリGusto
 - 内部型チャージ・ポンプによる現場レベルでのプログラム性を持つ外部VPPプログラム
 - セクターのロック
 - データ・バス・インタフェース
 - 書込：x32
 - 読込：x32
 - ランダム・アクセスとページ・モードがオプションとして用意
 - 読込動作電圧
 - VDD (内部電圧)
 - VDDIO
 - 非対称電源領域シャット・ダウン
 - ROM-it!によるROM変換
- SEC-DEC エラー訂正プログラム
- 製造パターンの組込
- 多様なファンダリからの供給性 – TSMC社, UMC社, IBM社, GLOBALFOUNDRIES社, SMIC社, そしてDongbu社
- 80万枚程も製造されたウェファァーに裏付けられた2Tビット・セル技術の実績
- データ保持：10年
- 納品物
 - フロント・エンド側：FRAM, アンテナLEF, Verilogモデル, Synopsysモデル
 - バック・エンド側：GDS, DRC及び LVS リポート, PIPOのログ
 - 資料：データ・シート, テスト手法ガイド, 統合用ガイド, アプリケーション・ノート